

目录

OpenHEC 实验目录	1
一、 数字逻辑/数字电路	1
A. EDA 工具与设计方法	1
B. 组合逻辑电路	1
C. 时序电路	2
D. 逻辑设计与接口	2
E. 综合实验	2
二、 计算机组成原理	2
A. 基础实验	2
B. 综合实验	3
三、 计算机体系结构/MIPS	3
A. 模拟器部分	3
B. 并行应用综合实验	3
C. CPU 设计综合实验	3
四、 实战训练 (OpenHEC 特点)	3
A. FPGA 高层综合语言设计训练	3
B. 软硬件协同设计训练	4
C. 卷积神经网络 FPGA 加速计算	4

OpenHEC 实验目录

一、 数字逻辑/数字电路

A. EDA 工具与设计方法

1. 基于原理图实验
2. 基于 VHDL 的实验
3. 74 系列 IP 封装设计实例

B. 组合逻辑电路

1. 逻辑门电路
2. 多路选择器
3. 比较器
4. 译码器
5. 编码器
6. 编码转换器

7. 加法器
8. 减法器
9. 乘法器
10. 除法器

C. 时序电路

1. 锁存器和触发器
2. 寄存器
3. 计数器
4. 脉冲宽度调制

D. 逻辑设计与接口

1. 有限状态机
2. 最大公约数
3. 整数平方根
4. 存储器

E. 综合实验

1. 数字钟
2. 数字频率计
3. 电梯控制器
4. 超声波测距仪

二、 计算机组成原理

A. 基础实验

1. 三态门缓冲
2. 总线传输设计
3. 微程序控制器
4. 数据交换
5. 存储器
6. 存储器扩展
7. ALU4
8. ALU8

B. 综合实验

1. 简单 CPU 实现
2. MIPS32 指令集 CPU 设计（无流水等高级功能）

三、 计算机体系结构/MIPS

A. 模拟器部分

1. MIPS 指令系统和 MIPS 体系结构
2. 流水线及流水线中的冲突
3. 指令调度和延迟分支
4. Cache 性能分析
5. Tomasulo 算法
6. 再定序缓冲（ROB）工作原理
7. 多 Cache 一致性——监听协议
8. 多 Cache 一致性——目录协议

B. 并行应用综合实验

1. 4 位二进制并行加法器设计实例
2. 16 位乘法器实验
3. 6 位并行优化平方器实验
4. 并行优化的 3×3 矩阵乘法器
5. 简单循环冗余校验并行运算
6. 简单并行 cordic 算法的设计
7. 并行结构 fir 滤波器
8. 3des 加/解密流水线模式的设计

C. CPU 设计综合实验

1. MIPS 16 指令 CPU 设计（可采用在现有 DEMO 添加指令的方式实验）

四、 实战训练（OpenHEC 特点）

A. FPGA 高层综合语言设计训练

1. Vivado HLS 语言及工具快速入门
2. HLS 数据类型处理

- 3、HLS 基本接口应用
- 4、HLS 循环优化方法
- 5、HLS 数组优化方法
- 6、HLS 函数层面优化

B. 软硬件协同设计训练

- 1、FPGA SOC 基础知识
- 2、软硬件协同设计下 linux 程序设计
- 3、AXI 总线基础训练
- 4、图像边缘检测实训

C. 卷积神经网络 FPGA 加速计算

- 1、云硬件和云开发环境介绍
- 2、基于 FPGA 的卷积算法的实现 in HLS
- 3、卷积算法 IP 核的软硬件系统搭建及在线验证
- 4、多通道滤波器卷积的算法 IP 核设计与实现
- 5、算法 IP 核的软硬件系统搭建
- 6、基于云硬件算法 IP 核的在线验证
- 7、多幅图像单通道卷积的算法 IP 核设计与实现
- 8、多幅图像单通道卷积的软硬件系统设计与实现
- 9、基于 AXI4-Stream 的单幅图像单通道卷积的 HLS 实现
- 10、基于 AXI4-Stream 的算法 IP 核+DMA 的软硬件系统设计与实现
- 11、基于云平台的在线验证及演示