

# OPENHEC 远程硬件实验中心

在人工智能的时代，应用成为驱动芯片设计的主要动力，为算法定制硬件将是常态。

FPGA (现场可编程门阵列) 可以理解为一种可编程的空白芯片，可以供用户定制自己的硬件结构，所以 FPGA 是现在高校进行硬件教学和系统能力培养的最佳方式。

OpenHEC 建立一个 7\*24 小时在线硬件实验室 通过共享的方式在校园网内提供 FPGA 资源供师生们使用。同时采用精心研发的软件，将实验所需的 IO 充分扩展，通过 WEB 页面提供的接口，实时控制 FPGA。满足从数字逻辑、计算机组成原理、计算机体系结构、操作系统、并行计算应用设计、神经网络加速计算等贯通的实验。

OpenHEC 选择最大 FPGA 芯片厂商 xilinx 的一款 SOC 芯片作为实验核心芯片，芯片型号是 ZYNQ 7030。它包含双核 ARM 和 FPGA 资源，能够满足课程教学、学生创新以及软硬件协同设计的需求。

## 随时易用的硬件开发环境

丰富易上手的实践资源  
行业需求与实战平台  
逐步提升的挑战目标  
协作与社交环境

S  
学生

T  
教师

## 智能贯穿式实验教学平台

全知识点按需组织实验内容  
智能评价评分减少事务工作  
增加业界合作交流机会  
支持科研合作

## 智能集约易管理实验平台

设备故障自发现自维护  
实验平台自更新自升级  
智能集约化运维  
低维护成本

E  
教辅

M  
学校

## 高效共享的基础设施平台

多课程支持减少重复投入  
不占用 / 少占用教研用房  
资源共享提高学校影响力  
创新创业实战支持

## 一、 软件核心功能

### 虚拟机

随着 FPGA 的开发工具越来越大，软件对计算机性能以及开发环境维护的要求越来越高。OpenHEC 提供通过服务器来提供计算能力和开发环境的集中维护，基于 Docker 的开发环境，可以通过增减硬件来扩展计算能力，减少 PC 机换代压力。虚拟机中包含所有实验的开发工具和实验文档资料等。

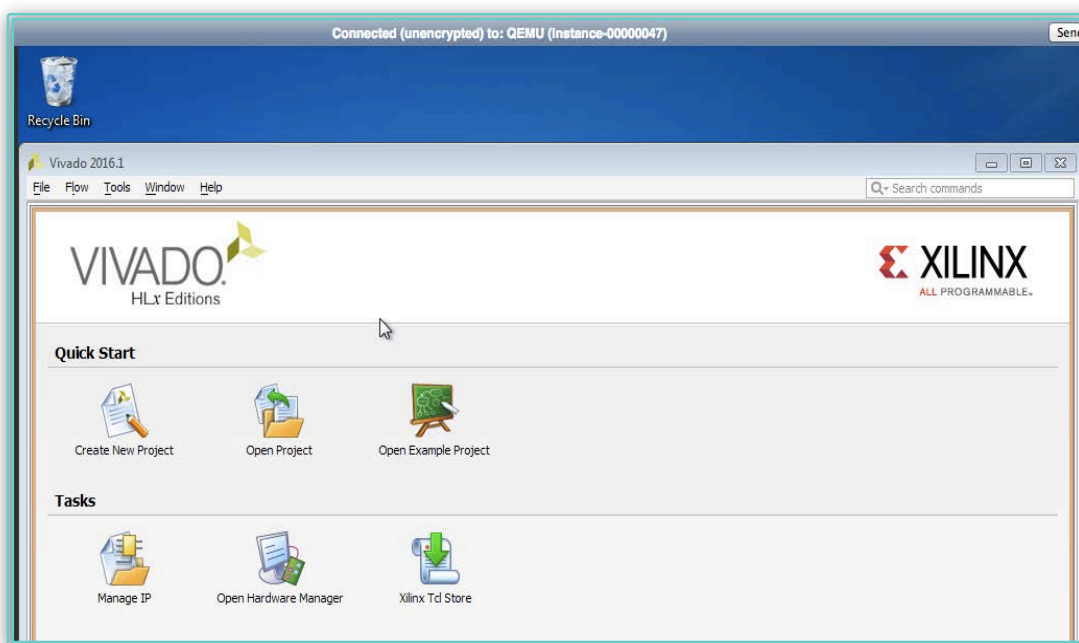


图 1 虚拟机

### 实验面板

FPGA 实验面板所有信号都是 FPGA 芯片中真实信号，包含 IO 如下表所示：

	开关	灯	按钮	8 位寄	16 位	32 位	SRAM	RAM0	RAM1
--	----	---	----	------	------	------	------	------	------

				寄存器	寄存器	寄存器			
输入	32 个		1 个	8 个	8 个	8 个	16MB	64MB	64MB
输出		32 个		8 个	8 个	8 个			

在开发完成之后，将生成的 FPGA 比特流文件配置到远程的 FPGA 芯片中，FPGA 就开始工作，实验面板将展示整个实验过程。同时，实验面板上 IO 的变化过程都会记录下来，供开发调试者分析实验结果。验证完毕退出即可释放 FPGA。

The screenshot shows the OpenHEC configuration interface for an FPGA. At the top, there are navigation tabs: "虚拟面板" (Virtual Panel), "我的oDisk", "终端界面", "视频监控", "运行记录", and "面板说明". The "虚拟面板" tab is active, displaying a "step\_clk上升沿按键" (step\_clk rising edge button) and "第 0 步" (Step 0). A warning message states: "温馨提示：请先配置纯FPGA模式下的位流" (Friendly reminder: Please configure the bitstream in pure FPGA mode first). A "lab\_reset" status indicator is shown as "lab\_reset状态:0".

The main area is divided into two sections:

- 输入开关 (on 表示'1' off 表示'0')** (Input Switches): A grid of 32 switches labeled SW00 through SW31. All switches are currently in the "off" position.
- 输出信号灯 (亮表示'1' 不亮表示'0')** (Output LEDs): A list of output signals with expand/collapse buttons:
  - R8寄存器输入输出 (R8 Register Input/Output) - 展开
  - R16寄存器输入输出 (R16 Register Input/Output) - 展开
  - R32寄存器输入输出 (R32 Register Input/Output) - 展开
  - 读存储 (Read Memory) - 展开
  - 写存储 (Write Memory) - 展开

图 2 实验面板

## 云观测

在实验中，每一个 FPGA 都配有一块教学的 IO 板，含有七段码、液晶屏幕、LED 点阵灯、超声波传感器、温湿度传感器等器件。在进入 FPGA 实验面板后，可以通过视频直播观看教学板的变化。视频采用高分辨率低帧频的方式来满足教学需求。

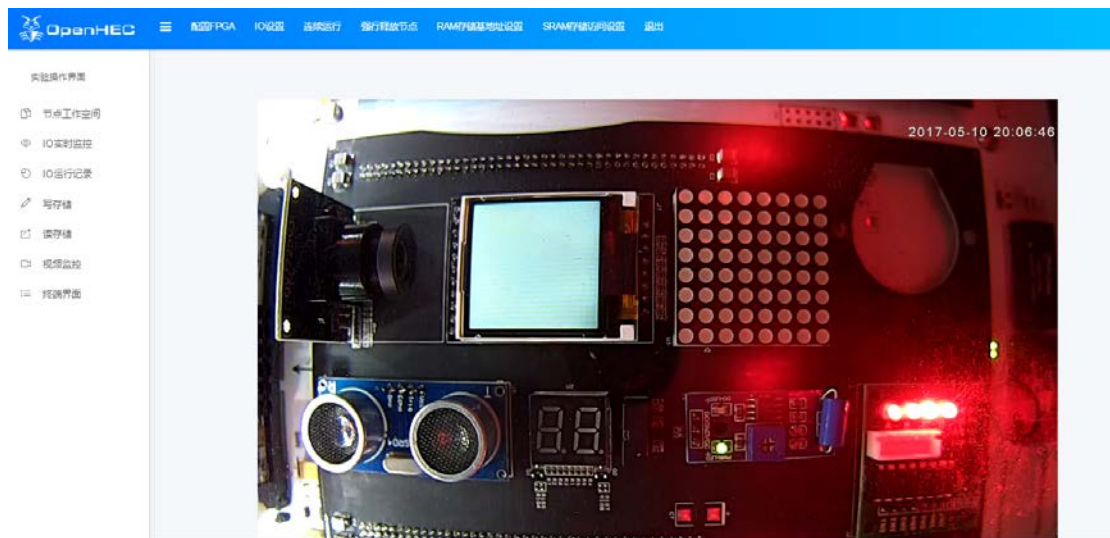


图 3 云观测

## linux 终端

OpenHEC 采用的 FPGA 芯片是 SOC 的方案，其中包含双核 ARM 和 FPGA 资源。在 ARM 双核上，运行嵌入式的 linux 系统。在实验面板中，可以世界可以打开 linux 的 shell 终端，控制 linux 系统。此功能在 FPGA 软硬件协同开发和嵌入式实验中将会使用。

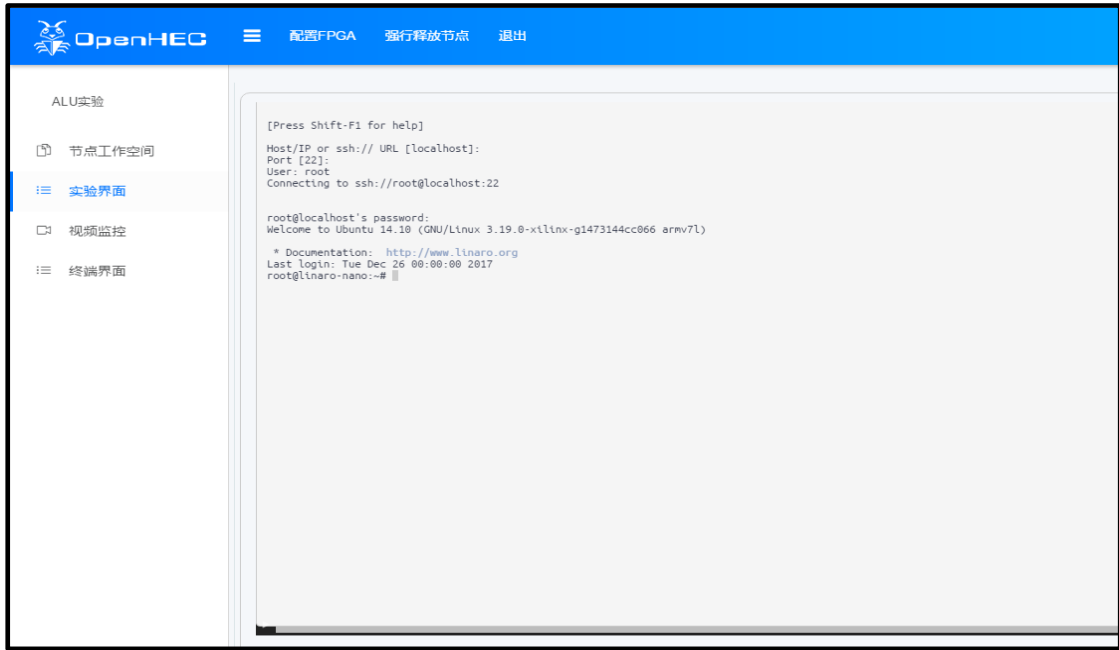
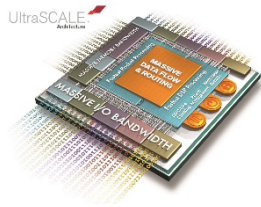


图 4 linux WEB shell

## 二、 FPGA 专用服务器



Zynq®-7000 All Programmable (全可编程) SoC 重新定义了嵌入式系统的可能性，为系统架构师和软件开发人员推出新的解决方案提供了一个灵活的平台，同时为传统 ASIC 和 SoC 用户提供了一个全可编程的备选方案。

双核 ARM®Cortex™ -A9 处理器与业界领先的、具有高性能功耗比的 28nm 可编程逻辑巧妙集成，实现的功耗和性能等级远超分立处理器和 FPGA 系统。Zynq-7000 SoC 是业界首款 All Programmable SoC，也是同类产品市场的先锋。

FPGA 是标准的 2U 机架式设备，整套系统 (包含系统服务器) 都将部署在机柜中，通过校园网络向校园内提供 7\*24 服务。一台 FPGA 服务含有 7 个节点 (一块 FPGA 和一块

教学板), 可以同时给 7 个学生验证自己的设备, 通过系统分时共享给所有的学生使用, 提供设备的使用率。

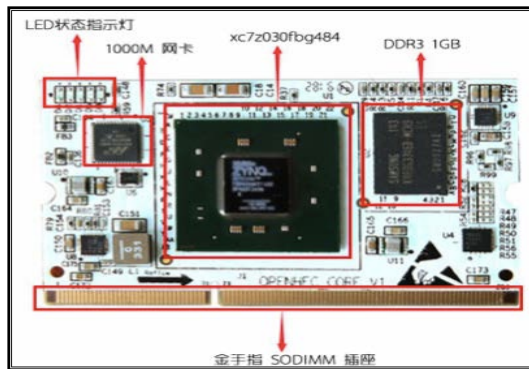


图 5 FPGA 核心板

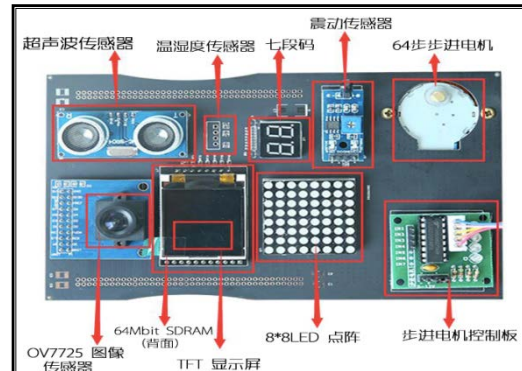


图 6 教学板

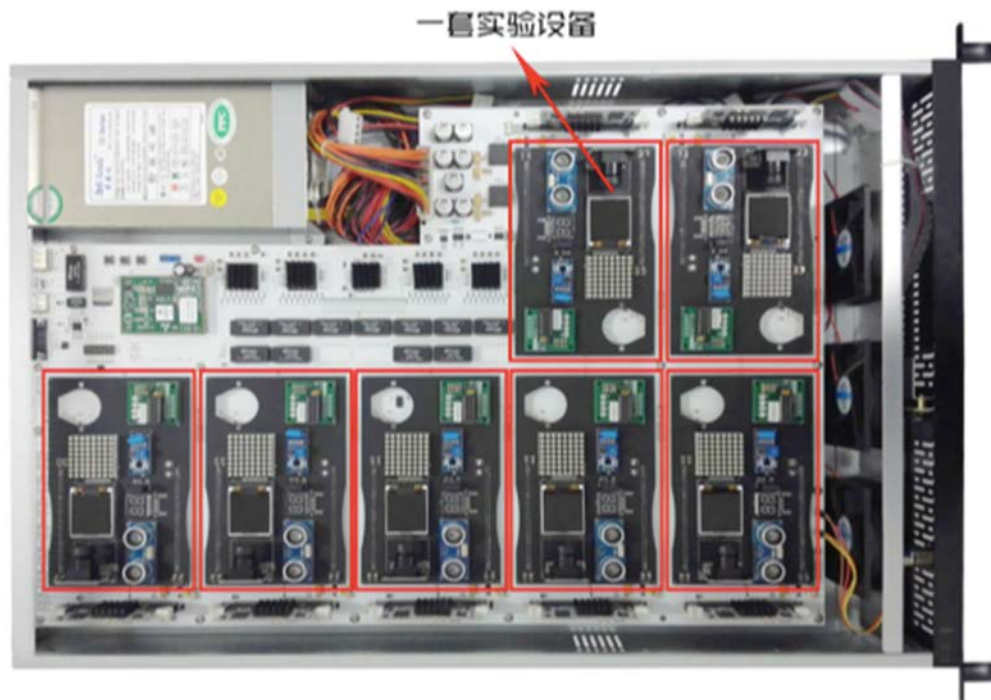


图 5 FPGA 专用服务器

### 三、 主要实验内容

OpenHEC 支持以硬件为核心，以系统能力培养为目标设置。支持的主要课程有：数字逻辑、计算机组成原理、计算机体系结构、FPGA 实战训练等。*详见实验目录文件。*

OpenHEC 实验目录.....	1
一、 数字逻辑/数字电路 .....	1
A. EDA 工具与设计方法 .....	1
B. 组合逻辑电路 .....	1
C. 时序电路 .....	1
D. 逻辑设计与接口.....	1
E. 综合实验 .....	2
二、 计算机组成原理.....	2
A. 基础实验 .....	2
B. 综合实验 .....	2
三、 计算机体系结构/MIPS.....	2
A. 模拟器部分 .....	2
B. 并行应用综合实验 .....	3
C. CPU 设计综合实验.....	3
四、 实战训练（OpenHEC 特点） .....	3
A. FPGA 高层综合语言设计训练.....	3
B. 软硬件协同设计训练 .....	3
C. 卷积神经网络 FPGA 加速计算.....	3

### 四、 FQA 常见问题

#### 1. 远程 IO 教学板有用吗？

1、对于看的见的 IO 设备，对于学生来说，在手边和在云端是一样的，例如七段码、LED 灯等

2、IO 的作用在实验中作用在于，让学生理解他的程序是实际跟硬件在大交道的，不是虚拟的，是真实的 FPGA。

3、最重要的是，对于计算机专业的学生来说，抽象的理解电路逻辑原理更为重要，相对来说实际物理信息屏蔽为最好。

## 2. 关于系统对带宽的要求

- 1、IO 板状态直播采用的清晰度高，帧频稍微低一些的设置，来满足实验的需求。
- 2、视频的只有在打开的时候才会产生网络流量，总体流量压力很小。
- 3、每一路视频流需要的带宽大概在 20-30KBS。

## 3. OPENHEC 能不能支持 Altera?

- 1、自从 intel 收购 altera 之后，它的大学计划就基本停止了，xilinx 是一直在支持的。
- 2、xilinx 自从 11 年左右就开始拉开了与 altera 的差距，目前行业市场上用的大都是 xilinx 的芯片，所以教学上尽量选择使用率高的厂家。
- 3、openhec 目前是没有 altera 的硬件的。
- 4、如果学校目前有 altera 的硬件，需要接上云端，如果硬件符合我们的接口标准，是可以提供此类服务。

## 4. 多少数量的 FPGA 节点能够匹配相应的学生上课？

- 1、因为系统云端使用和分时使用的优点，根据实际的经验，节点数：同时上课学生数大约在 1:2 左右就足够学生在不冲突的情况下使用 FPGA 资源。
- 2、虚拟机的支持的数量由服务器的性能决定。
- 3、两种资源都支持随时扩展。

## 5. openhec 支持的课程有哪些？

1. 高等院校中最常见的硬件课程是 openhec 重点支持的：

1. 数字逻辑



2. 计算机组成原理

3. 计算机体系结构

2. 有完整的设计好的实验方案提供给老师们使用

3. 也可以根据学校具体情况定制或移植现有的实验。

#### **4. 能不能扩展支持其他课程？**

1、openhec 是一套完整实验平台，特点是硬件实验。

2、对于其他课程，比如，java、Python、操作系统等软件相关实验，学校如果有整合到一个系统的需求，openhec 提供相应的服务。

#### **1. 能不能作为一个功能嵌入现有的教学系统中？**

1、可以。

2、一般来说，现在的学校都有各种教学的平台和系统，多开一个系统管理上会带来工作量，也同时会有很多功能上的重复建设，作为一个功能加入现有系统可以避免以上的麻烦。

2、具体的技术方式需要考察现有系统的情况，一般来说，基于 WEB 的都可以实现。